



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **04247632 A**

(43) Date of publication of application: 03 . 09 . 92

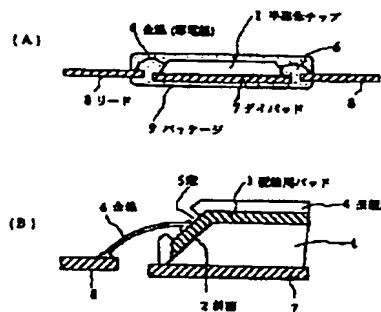
(51) Int. Cl.

H01L 21/60**H01L 21/60**(21) Application number: **03012306**(71) Applicant: **FUJITSU LTD**(22) Date of filing: **01 . 02 . 91**(72) Inventor: **KURIHARA HIDEO****(54) SEMICONDUCTOR DEVICE****(57) Abstract:**

PURPOSE: To materialize the thinning of a package by lowering the conductive material arranged between the wiring pad of a semiconductor chip and the lead, concerning the semiconductor device of such structure that the wiring pad of the semiconductor chip is connected to the lead.

CONSTITUTION: This is constituted by forming the contact between a wiring pad 3, made around a semiconductor chip 1, and a lead 8 at the position lower than the active element formation face of said semiconductor chip 1.

COPYRIGHT: (C)1992,JPO&Japio



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-247632

(43) 公開日 平成4年(1992)9月3日

(51) Int.Cl. ³	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60	3 0 1 N	6918-4M		
	3 1 1 S	6918-4M		

審査請求 未請求 請求項の数4(全 7 頁)

(21) 出願番号	特願平3-12306	(71) 出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中1015番地
(22) 出願日	平成3年(1991)2月1日	(72) 発明者	栗原 英男 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内
		(74) 代理人	弁理士 岡本 啓三

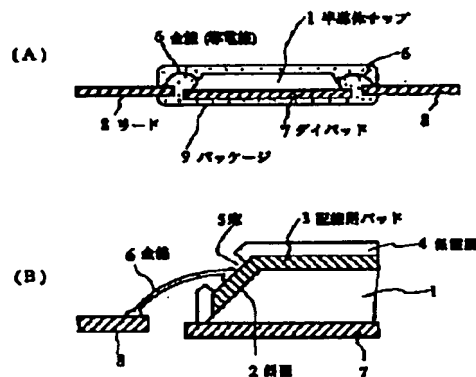
(54) 【発明の名称】 半導体装置

(57) 【要約】

【目的】 半導体チップの配線用パッドをリードに接続する構造の半導体装置に関し、半導体チップの配線用パッドとリードとの間に配置される導電性部材を低くしてパッケージの薄型化を実現することを目的とする。

【構成】 半導体チップ1の周縁部に形成した配線用パッド3とリード8との接点を、前記半導体チップ1の能動素子形成面よりも低い位置に形成して構成する。

本発明の第1実施例を示す装置の
側面図及び部分拡大側面図



【特許請求の範囲】

【請求項1】 能動素子が形成されたチップ（1）表面に対して傾斜する斜面（2）に、外部配線接続領域が設けられていることを特徴とする半導体装置。

【請求項2】 能動素子が形成されるチップ表面に対して傾斜する斜面（2）に外部配線接続領域が設けられ、該斜面（2）の上に複数の配線用パッド（3）が形成されている半導体チップ（1）と、前記半導体チップ（1）の周囲に配置された複数のリード（8、12）と、前記リード（8、12）と前記配線用パッド（3）とを接続する導電線（6）とを有することを特徴とする半導体装置。

【請求項3】 能動素子が形成されるチップ表面に対して傾斜する斜面（2）を周縁部に形成した半導体チップ（1）と、前記斜面（2）上に形成した配線パッド（3）に接続される複数のパンプ（10）と、前記半導体チップ（1）の前記斜面（2）と嵌合する開口部（13）を設けた配線用テープ（11）と、前記配線用テープ（11）の前記開口部（13）の周辺に配置されて、前記パンプ（10）に接続されるリード（12）とを有することを特徴とする半導体装置。

【請求項4】 半導体チップ（1、21a）の周縁部に形成した配線用パッド（3、26a）とリード（8、12、19）との接点が、前記半導体チップ（1、21a）の能動素子形成面よりも低い位置にあることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体装置に関し、より詳しくは、半導体チップの配線用パッドをリードに接続する構造の半導体装置に関する。

【0002】 近年の半導体装置の高密度化に伴い、半導体パッケージの小型化、薄形化が要求されている。このため、パッケージ内に占める配線材の体積を小さくすることが要求されている。

【0003】

【従来の技術】 半導体集積回路を形成した半導体チップを樹脂性パッケージに封止する場合には、例えば図8(A)に示すように、複数のリードaに囲まれたダイパッドbの上に半導体チップcを搭載するとともに、半導体チップc上面の配線用パッドdとリードaとを金線eによって接続し、この状態で樹脂パッケージfによってリードaの一部、半導体チップc及び金線eを樹脂パッケージgによって封止するような構造の装置が提案されている。

【0004】 また、図8(C)に例示するように、樹脂テープh上の配線リードiに半導体チップcの配線用パッドdを接続する場合には、配線用パッドdの表面に金のパンプjを取付け、パンプjと配線リードi表面の銅とを共晶ボンディングするTAB(tape automated bonding)構造の装置が提案されている。

【0005】

【発明が解決しようとする課題】 ところで、前者の装置においては、リードaとダイパッドbがほぼ同一の高さにあるために、半導体チップcの配線用パッドdとリードaを金線eにより接続する場合に、配線用パッドdから引き出した金線eを半導体チップcよりも高く持ち上げてリードaに導くようにしている。

【0006】 このため、半導体チップcとリードaを封止するパッケージfは、金線eを覆う厚さにする必要が生じ、半導体装置の小型化に支障をきたすといった問題がある。

【0007】 この問題を解決するために、図8(B)に示すように、半導体チップcに対する金線eの引き出し角度を小さくして金線eを低く配置することもできるが、これによれば、引張り力が大きくなって金線eの強度が劣化したり、金線eが半導体チップcの端部と短絡するといった不都合がある。

【0008】 また、後者の装置においては、パンプjの高さだけ半導体装置の厚みが増すといった問題がある。

【0009】 本発明はこのような問題に鑑みてなされたものであって、半導体チップの配線用パッドとリードとの間に配置される導電性部材を低くしてパッケージの薄型化を実現できる半導体装置を提供することを目的とする。

【0010】

【課題を解決するための手段】 上記した課題は、図1、2に例示するように、能動素子が形成されたチップ1表面に対して傾斜する斜面2に、外部配線接続領域が設けられていることを特徴とする半導体装置によって達成する。

【0011】 または、図1に例示するように、能動素子が形成されるチップ表面に対して傾斜する斜面2に外部配線接続領域が設けられ、該斜面2の上に複数の配線用パッド3が形成されている半導体チップ1と、前記半導体チップ1の周囲に配置された複数のリード8、12と、前記リード8、12と前記配線用パッド3とを接続する導電線6とを有することを特徴とする半導体装置によって達成する。

【0012】 または、図2に例示するように、能動素子が形成されるチップ表面に対して傾斜する斜面2を周縁部に形成した半導体チップ1と、前記斜面2上に形成した配線パッド3に接続される複数のパンプ10と、前記半導体チップ1の前記斜面2と嵌合する開口部13を設けた配線用テープ11と、前記配線用テープ11の前記開口部13の周辺に配置されて、前記パンプ10に接続されるリード12とを有することを特徴とする半導体装置によって達成する。

【0013】 または、図1、2、6に例示するように、半導体チップ1、21aの周縁部に形成した配線用パッド3、26aとリード8、12、19との接点が、前記半導体チ

3

チップ1、21aの能動素子形成面よりも低い位置にあることを特徴とする半導体装置によって達成する。

【0014】

【作 用】第1、2の発明によれば、チップ1周縁部の外部配線領域に斜面2を設けるようにしている。

【0015】そして、その斜面2に設けた配線用パッド3に導電線6を接続しているため、チップ1からの導電線6の引き出し位置が低くなり、しかも、斜面2よりも外側の部分はそれよりも低く形成されるために、導電線6をチップ1よりも高い位置に引き出す必要がなくなる。

【0016】したがって、チップ1を覆うパッケージの厚さは、チップ1の厚さによってのみ左右されることになる。

【0017】また、第3の発明によれば、チップ1の斜面2上の配線パッド3にパンプ10を接続しているために、チップ1の厚み方向の突起が無くなり、その分だけ半導体装置が薄くなる。

【0018】この場合、図7(B)、(C)に示すように、チップ1周縁の斜面2に配線用テープ11の開口部13が当たるようにしているために、その位置決めは容易となる。

【0019】さらに、第4の発明によれば、チップ1の能動素子形成面よりも低くなる位置に配線用パッド3を形成している。

【0020】このため、配線用パッド3から引き出される金線を低く配置することができ、また、配線用パッド3に直に接続されるリード12を低い位置に配置できる。

【0021】

【実施例】(a)本発明の第1実施例の説明

図1は、本発明の一実施例装置を示す断面図と部分拡大断面図である。

【0022】図において符号1は、能動素子領域に半導体集積回路を形成した半導体チップで、この半導体チップ1の周縁部には上向きの斜面2が形成されており、その斜面から内方に向けた領域には、周縁部に沿って複数配置される配線用パッド3が形成されている。また、斜面2領域の配線用パッド3は、半導体チップ1を覆う保護膜4の窓6から露出されていて、外部から金線6を熱圧着し得るように構成されている。

【0023】7は、複数のリード8に囲まれたダイパッドで、この上には半導体チップ1が搭載されていて、半導体チップ1の配線用パッド3に接続された金線6を小さな角度で低く引き出して周辺のリード8に熱圧着するように構成されている。

【0024】9は、半導体チップ1を封止する樹脂製パッケージで、半導体チップ1とともに金線6及びリード8の内側を一体的に覆うように構成されている。

【0025】次に、上記した実施例の作用について説明する。上述の実施例において、半導体チップ1縁部の斜

4

面2に設けた配線用パッド3に金線6を接続しているために、半導体チップ1からの金線6の引き出し位置が低くなり、しかも、斜面2の外側の部分はこれよりも低く形成されるために、金線6を半導体チップ1よりも高い位置に引き出す必要がなくなる。

【0026】したがって、半導体チップ1を包める厚さにパッケージ9を形成すれば、側部の金線6も同時に覆われることになって、金線6を高く配置する従来の装置(図8(A))よりもパッケージ1の厚さが薄くなる。

【0027】(b)本発明の第2の実施例の説明
図2は、本発明の第2実施例装置を示す断面図及び部分拡大断面図である。

【0028】図において、符号1は、第1実施例装置で説明した半導体チップで、その周縁に形成された斜面2上の配線用パッド3には、電解メッキ等によって金のパンプ10が形成されている。

【0029】11は、ポリイミド等よりなる樹脂テープで、この上には、銅メッキされた銅の配線リード12が形成され、また、その中央には半導体チップ1の斜面2に当接する大きさの開口部13が形成されていて、開口部13近傍の配線リード12の上には、半導体チップ1のパンプ10が共品により接続されている。

【0030】なお、符号4は、半導体チップ1を覆う保護膜、5は、斜面2の配線用パッド3を露出する保護膜4の窓、14は、半導体チップ1と開口部13周辺の樹脂テープ12を覆う樹脂製のパッケージを示している。

【0031】この実施例においては、パンプ10が半導体チップ1の斜面2に形成されているために、半導体チップ1の厚み方向に突出することなく、その分だけ半導体装置が薄くなる。

【0032】(c)本発明の第3の実施例の説明

図3は、本発明の第3実施例装置を示す部分拡大断面図である。

【0033】図3において、ダイパッド20に載置された半導体チップ21の周縁部は、外部配線を接続する領域であって、能動素子領域よりも薄くされ、その領域には斜面22を有する段23が設けられており、その段23の上側にはSiO₂膜24が形成されている。

【0034】また、半導体チップ21の周縁部近傍はSiO₂よりなる層間絶縁膜25によって覆われ、また、半導体チップ21の内方から段23の斜面22に到る領域の層間絶縁膜25の上には配線用パッド26が形成されている。この配線用パッド26は、半導体チップ21の周縁に沿って複数形成されている。

【0035】さらに、半導体チップ21の上には全体を覆う保護膜27が形成されており、その周縁領域には、斜面22上の配線用パッド25を露出する窓28が形成されている。

【0036】この実施例においても、第1実施例と同様に、保護膜27の窓28から露出した配線用パッド26

に金線29を接続し、これを側方に引き出してリード19に接続することになり、金線29を半導体チップ21よりも高く持ち上げる必要がなくなる。

【0037】このため、金線29が半導体チップ21よりも低くなり、半導体チップ21を封止するパッケージ(不図示)は、金線29の配位を考慮せずに厚さを決めることができる。

【0038】次に、上記した半導体チップ21の形成工程を、図4に基づいて簡単に説明する。

【0039】まず、(100)面を上にしたシリコンウエハ30に図示しない半導体集積回路を形成する。

【0040】次に、シリコンウエハ30の上にフォトレジスト31を塗布し、これを露光、現像して所定の幅の窓32をスクライプラインSLに沿って形成し、この窓32を通してシリコンウエハ30上のSiO₂膜24を露出させる(図4(A))。

【0041】この後に、フォトレジスト31の窓24から露出したSiO₂膜24を弗酸によって除去し、開口部33を形成する(図4(B))。

【0042】ついで、フォトレジスト31を灰化した後に、開口部33から露出したシリコンウエハ30を水酸化カリウム(KOH)液によって異方性エッチングすると、スクライプラインSLの周辺領域には、側部に斜面22を有する断面すり鉢状の溝34が形成される(図4(C))。その斜面22は、シリコンウエハ30の(111)面方向のエッチングレートが遅いことによって形成される。

【0043】次に、SiO₂よりなる層間絶縁膜25をCVD法によってシリコンウエハ20の全体に積層し、さらに、スパッタ法によりアルミニウム膜35を堆積する。

【0044】そして、フォトレジスト36を塗布し、これを露光・現像することにより、溝34の底部を露出する窓37と配線用パッド26を形成するための窓(不図示)を形成する(図4(D))。

【0045】この後に、塩素系ガスを用いた反応性イオンエッチングによって、窓37から露出したアルミニウム膜35を除去し、その下の層間絶縁膜25を露出させる(図4(E))。これによってパターニングされたアルミニウム膜35が配線用パッド26となり、溝34の斜面22に到る領域に形成される(図4(E))。

【0046】ついで、フォトレジスト35を除去した後に、さらにSiO₂よりなる保護膜27を全体に積層してから、別のフォトレジスト38を塗布し、これを露光・現像して、溝34の斜面領域を露出する窓39を形成する(図4(F))。

【0047】そして、窓39から露出した保護膜27を弗酸によってエッチングし、配線用パッド露出用の窓28を形成する(図4(G))。

【0048】これに続いて、フォトレジスト38を灰化した後に、スクライプラインSLに沿ってシリコンウエハ30を切断し、複数の半導体チップ21に分割する。

【0049】(d) 本発明の第4の実施例の説明

上記した実3つの実施例では、斜面を有する段を半導体チップの周縁部に形成したが、斜面の代わりに垂直面を有する構造にすることもできる。

【0050】即ち、図6はこの実施例を示す装置の断面図であって、半導体チップ21aの周縁部には垂直面を有する段23aが形成され、また、段23aの低域側の半導体チップ21aの上には、配線用パッド26aが能動素子領域から延びて形成されている。

【0051】そして低域側の配線用パッド26aの上には、半導体チップ23aを覆う保護膜27aの窓28aを通して金線29が接続され、この配線用パッド26aは金線29を介してリード19と導通している。

【0052】なお、符号24aは、半導体チップ21aを覆うSiO₂膜を示している。この実施例においても、半導体チップ中央の能動素子領域よりも低い位置にリード19を接続する領域を設けているために、配線用パッド26aに接続した金線29を低く引き出してリード19に接続することができ、パッケージの薄型化が図れる。

【0053】この場合の製造工程は、第3実施例とほぼ同様であるが、斜面22がないために溝34を形成する際には、反応性イオンエッチング法を用いて垂直方向にのみエッチングが進むようにすればよい。また、窓の形成位置は、段の斜面でなく段の低域になることはいくまでもない。

【0054】(e) 本発明の第5の実施例の説明

上記した第3の実施例は、半導体チップ21上の配線用パッド26とリード19とを金線29によって接続する場合について説明したが、その半導体チップ21を樹脂テープ上の配線リードに接続することもできる。

【0055】図7は、第5の実施例装置を示す部分拡大断面図であって、半導体チップ21周縁の段23の斜面22から露出する配線用パッド26に、金よりなるパンプ40を取付けた状態を示している。

【0056】この半導体チップ21の配線用パッド26を樹脂テープ41上の配線リード42に接続する場合には、半導体チップ21の段23に嵌まる開口部43を樹脂テープ41の中央に形成し、この開口部43近傍の配線リード42とパンプ40とを共晶により接続する方法がある。

【0057】この場合、図7(B)、(C)に示すように、半導体チップ21周縁の斜面22に樹脂テープ41の開口部43が当接することになるために、その位置決めは容易となる。

【0058】なお、図7においては、パンプ40と配線リード42との接続を確実にするために、開口部43近傍の配線リード42の上に銅の突起44を形成し、これを錫メッキしてパンプ40を共晶により接続するようにしている。

【0059】

【発明の効果】以上述べたように第1、2の発明によれば、半導体チップ周縁部の外部配線領域に斜面を設け、その斜面に設けた配線用パッドに導電線を接続するようにしたので、半導体チップからの導電線の引き出し位置が低くなり、しかも、斜面よりも外側の部分はそれよりも低く形成されるために、導電線を半導体チップよりも高い位置に引き出す必要がなくなって、パッケージの厚さは半導体チップによってのみ左右されることになり、薄くすることができる。

【0060】また、第3の発明によれば、半導体チップの斜面上の配線パッドにパンプを接続しているために、半導体チップの厚み方向の突起を無くして半導体装置を薄くすることが可能になる。

【0061】この場合、半導体チップ周縁の斜面に配線用テープの開口部が当たるようにしているために、その位置決めを簡単に行うことができる。

【0062】さらに、第4の発明によれば、チップの絶縁素子形成面よりも低くなる位置に配線用パッドを形成しているので、配線用パッドから引き出される金線を低く配置することができ、また、配線用パッドに直に接続されるリードを低い位置に配置できる。

【図面の簡単な説明】

【図1】本発明の第1実施例を示す装置の断面図及び部分拡大断面図である。

【図2】本発明の第2実施例を示す装置の断面図及び部分拡大断面図である。

【図3】本発明の第3実施例装置を示す部分拡大断面図である。

【図4】本発明の第3実施例装置に適用される半導体チ

ップの配線パッド形成工程の一例を示す断面図（その1）である。

【図5】本発明の第3実施例装置に適用される半導体チップの配線パッド形成工程の一例を示す断面図（その2）である。

【図6】本発明の第4実施例装置を示す部分拡大断面図である。

【図7】本発明の第5実施例装置を示す部分拡大断面図である。

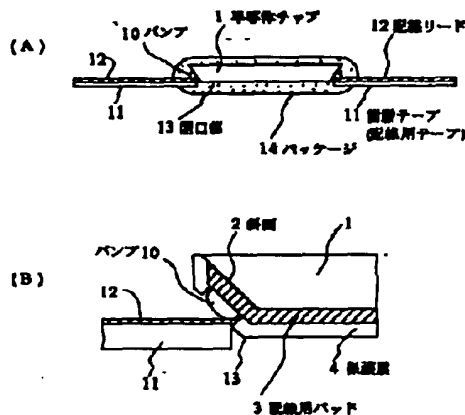
10 【図8】従来装置の一例を示す断面図である。

【符号の説明】

- | | |
|-------|------------------|
| 1、21 | 半導体チップ |
| 2、22 | 斜面 |
| 3、26 | 配線用パッド |
| 4、27 | 保護膜 |
| 5、28 | 窓 |
| 6、29 | 金線（導電線） |
| 7、20 | ダイパッド |
| 8、19 | リード |
| 9、14 | パッケージ |
| 10、40 | パンプ |
| 11、41 | 樹脂テープ |
| 12、42 | 配線リード |
| 13、43 | 開口部 |
| 21a | 半導体チップ |
| 23a | 段 |
| 24a | SiO ₂ |
| 26a | 配線用パッド |
| 27a | 保護膜 |
| 28a | 窓 |

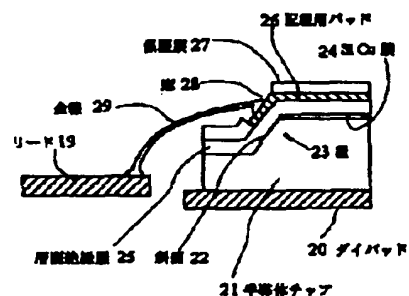
【図2】

本発明の第2実施例を示す装置の断面図及び部分拡大断面図



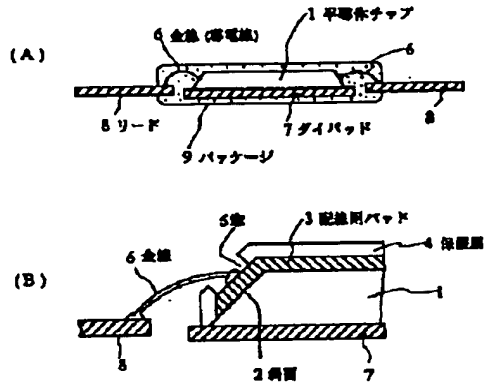
【図3】

本発明の第3実施例装置を示す部分拡大断面図



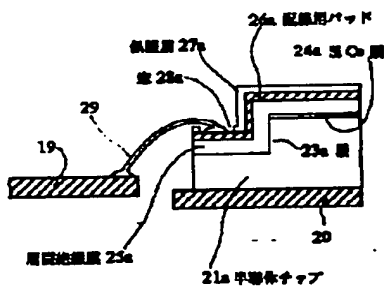
【図1】

本発明の第1実施例を示す装置の
断面図及び部分拡大断面図



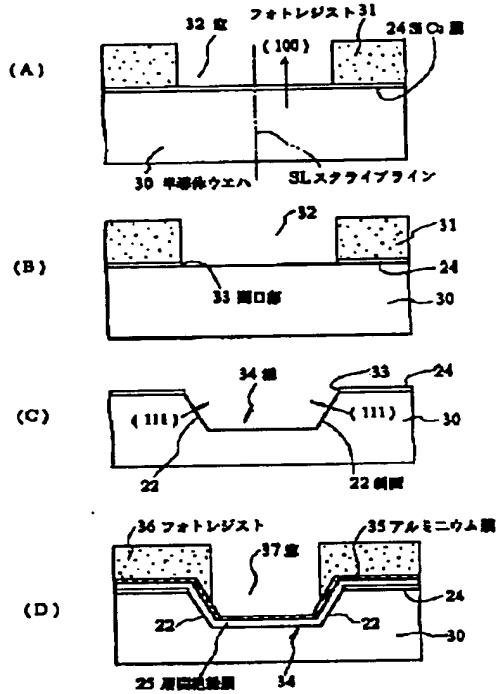
【図6】

本発明の第4実施例装置を示す部分拡大断面図



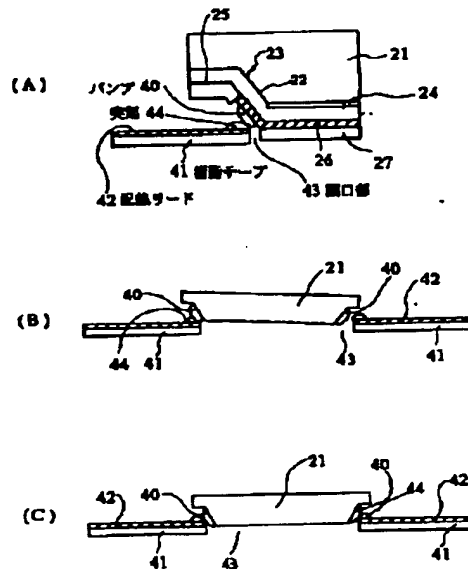
【図4】

本発明の第3実施例装置に適用される半導体チップの
配線パッド形成工程の一例を示す断面図 (その1)



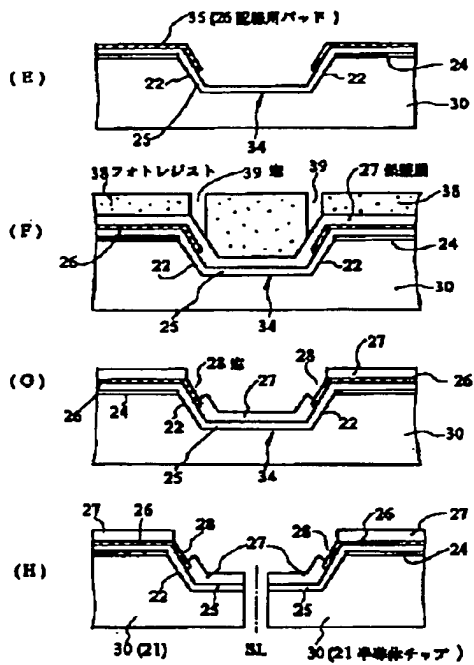
【図7】

本発明の第5実施例装置を示す部分拡大断面図



【図5】

本発明の第3実施例装置に適用される半導体チップの
配線パッド形成工程の一例を示す断面図 (その2)



【図8】

従来装置の一例を示す断面図

